

BGA/CSP 실장시의 불량해석과 대책

- 기공발생을 중심으로 -

김 정 관

Analysis of Failure and Solution in BGA/CSP

- Blow Hole -

Jeong-Kwan Kim

1. 서 언

최근, 컴퓨터의 급속한 보급과 더불어 휴대전화의 보급 및 차세대 휴대정보단말기 등의 등장으로 인해 전자機器시장이 급격하게 확대되고 있으며, 앞으로도 전자기기의 薄型 또는 소형화가 계속 추진될 것으로 예상된다.

LSI (Large Scale Integration)기술은 이러한 전자기기시장을 지탱하는 원동력이 되고 있으며, 그 중에서도 BGA(Ball Grid Array)나 CSP(Chip Scale Package)등이 고밀도 실장대응 패키지기술로서 개발되어 시장에서 대량으로 사용되고 있다. 이러한 실장기술들은 핀(Pin)이나 리드(Lead)단자대신에 범프(Bump)나 솔더볼(Solder ball)을 사용하여 반도체 칩(Chip)과 기판을 접합하는 기술로서 실장면적이 작다는 점에서 뛰어난 특성을 보이고 있다.

그러나, 전자회로장치의 소형화, 고밀도화, 다기능화가 진행됨에 따라 솔더 접합부는 미세하게 되고, 접합부가 미세하게 되면 될수록 접합부의 신뢰성이 떨어지게 된다.

본 고에서는 고밀도실장에 따른 미세접합부의 신뢰성을 확보하기 위해, BGA/CSP 실장 시에 발생하는 諸문제 중에서 기공(Blow hole)발생문제를 중심으로, 현장에서 발생하는 불량사례를 소개하고 그 발생원인 및 대책에 대하여 기술하고자 한다.

2. BGA/CSP실장의 개요

대표적인 IC(Integrated Circuit) 패키지중의 하나인 QFP(Quad Flat Package)는 외부입출력용의 핀

을 패키지의 4면에 배치한 것으로, 리드가 패키지의 주위에 배치되어 있기 때문에 다편화하면, 리드의 간격 즉 리드의 피치(Pitch)가 작아지게 되고 변형하기 쉽게 된다. 이러한 문제점을 보완하기 위해, 쉽게 SMT(Surface Mount Technology)실장이 가능한 BGA기술이 다편화 대응의 IC패키지로서 개발되었다.

BGA는 핀이나 리드단자대신에 범프를 사용하는 패키지기술로서, Fig. 1에 나타낸 바와 같이 패키지의 뒷면에 입출력용의 단자로 되는 범프를 일정한 간격으로 배치한 것으로, 범프 피치가 넓어짐으로 실장이 용이하고 QFP에 비해 접합불량도 적어지게 된다.

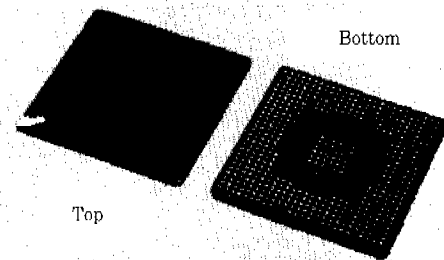


Fig. 1 Top and bottom of BGA

대표적인 BGA의 구조는 유리수지 또는 폴리이미드 기판에 베어 칩(Bare Chip)을 와이어 본딩(Wire Bonding)에 의해 접합하고 수지로 봉지한 후, 그 뒷면에는 범프를 일정한 간격으로 형성한 것으로 형상적인 기준이 아직 규정되어 있지 않아, 각 회사마다 실장성, 신뢰성 그리고 가격 등을 고려하여 독자적인 BGA패키지를 개발하고 있다. 현재, PBGA(Plastic BGA), FBGA(Fine Pitch BGA), T-BGA(Tape BGA), FC-BGA(Flip Chip BGA)등 다양한 BGA가 사용되

고 있다.

CSP는 칩 크기의 패키지의 총칭으로 BGA보다 소형화와 고속화에 목적을 둔 패키지이다. 일괄 리플로(Reflow)가 가능한 소형 패키지로서 휴대전화나 디지털 비디오카메라와 같은 소형의 전자기기를 중심으로 보급이 확산되고 있다.

CSP의 구조는 BGA와 같이 패키지의 뒷면에 범프를 형성하는 것도 있으나, 내부접속방식에 따라 범프를 형성하지 않는 타입도 있다. 현재, 반도체 메이커에 따라 다종다양의 구조를 가진 CSP가 선보이고 있으며, 그 중에서도 접합신뢰성이 뛰어난 μ BGA가 일반적으로 가장 잘 알려져 있다.

BGA/CSP의 실장 프로세스는 통상의 표면실장부품과 동일하게 솔더페이스트(Paste)를 인쇄하고, BGA/CSP를 탑재한 후 리플로하면 된다. 종래 사용하던 실장설비를 그대로 사용해서 실장 할 수 있으므로 경제적이다 할 수 있다.

그러나, 실장 된 BGA/CSP는 접합면이 부품의 하부에 있으므로 접합부의 검사가 곤란하다. 또한, QFP에 비해 접합부에 발생하는 응력을 완화시키는 리드부가 없으므로 외부 스트레스에 상당히 약하여 접합신뢰성을 저하시킨다는 단점을 가지고 있다.

이러한 단점을 보완하여 접합부의 신뢰성을 확보하기 위해서는 BGA/CSP실장 시에 발생하는 문제점을 파악하고, 그 발생원인을 규명하여 대책을 수립함으로써 불량발생을 사전에 예방하는 것이 무엇보다 중요하다고 사료된다. BGA/CSP실장 시에는 여러 가지 불량이 발생할 수 있으나, 여기서는 크랙 발생을 유발시키는 기공을 중심으로 기술하고자 한다.

3. BGA/CSP실장시의 기공의 발생원인과 대책

표면실장기술에서의 보이드(Void)는 적층판에 생기는 공극을 말하며, 이것은 적층판을 만들 때 프레스압의 승압속도에 비하여 승온 속도가 늦을 경우 적층판중에 발생하게 된다. 기공은 용융금속 중에 함유되어 있는 가스의 방출에 의해서 생성되는 것으로, 패키지를 기판에 실장할 때 용융솔더내에 주로 발생한다.

BGA/CSP실장 시에 발생하는 기공은 솔더볼의 중앙에 발생하는 경우는 거의 없고, 대부분이 패키지측이나 PCB측의 패드(Pad)와 가까운 곳에 발생한다. 단적으로 말하자면, 패키지측에 발생하는 기공은 부품측의 문제이며, PCB측에 발생하는 기공은 제조공정상의 문제라고 볼 수 있다. 이러한 기공이 많이 발생하게 되면 패키지와 PCB와의 접합강도나 전기적 특성이 劣化하게 되며 특히, 패드에 접해서 발생하는 기공의 경우는

접합강도의 저하가 현저하여 크랙발생의 원인이 되는 상당히 위험한 것으로 사전 예방이 필수적이다.

3.1 패키지측에 발생하는 기공

Fig. 2의 X선 검사에 의해 검출된 기공과 같이 패키지측에 기공이 발생하는 원인으로, 원래 솔더볼내에 기공이 존재하는 경우와 실장시에 발생하는 경우를 생각할 수 있다.

실장시에 발생하는 기공은 온도 프로파일을 조정함으로써 어느 정도 감소시킬 수가 있다. Fig. 2에 나타낸 바와 같이 A의 온도 프로파일을 B의 온도 프로파일로 조정한다. A의 온도 프로파일은 통상 실장시에 사용하는 온도 프로파일로 200℃이상에서의 유지시간을 30~35초로 한다. 그러나, 내열온도가 높은 BGA실장의 경우에는 200℃이상에서의 유지시간을 45초 이상으로 길게 조정하는 것이 좋다. 이렇게 함으로써 솔더의 용융시간이 길어지게 되고 가스가 솔더볼 밖으로 탈출할 시간적 여유가 생기게 된다. 또 다른 방법으로는, 피크 온도를 높여 솔더의 점성을 저하시켜 솔더볼중의 가스가 탈출하기 쉽게 하는 방법도 있다. 그러나, 얇은 기판이나 크기가 큰 기판의 경우에는 기판이 휘 염려가 있으므로 주의를 요한다.

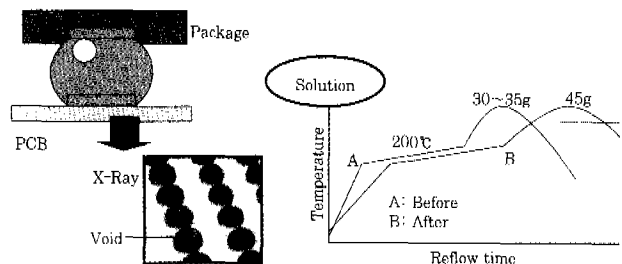


Fig. 2 Void formed at package and solution

3.2 PCB측에 발생하는 기공

PCB측에 기공이 발생하는 경우에는 인쇄시 페이스트내에 기공이 존재하거나, 실장시에 솔더페이스트로부터 발생한 가스가 원인인 경우가 많다.

Fig. 3에 나타낸 바와 같이, 210℃에서 220℃, 230℃로 피크온도가 올라갈수록 기공의 수는 많아짐을 알 수 있다. 피크온도를 높이면 기공이 줄어들 것으로 예상되나, 리플로의 피크온도를 높이면 오히려 기공발생 개수가 증가하게 된다. 일반적으로 PCB측에 발생하는 기공은 가열중에 플럭스중의 가스나 기포가 얼마나 잘 빠져나가는가에 따라 결정되며, 플럭스의 가스나 기포의 탈출은 리플로시의 온도구배 및 솔더페이스트의 종류에 따른 젖음성의 차이에 의해 결정된다.

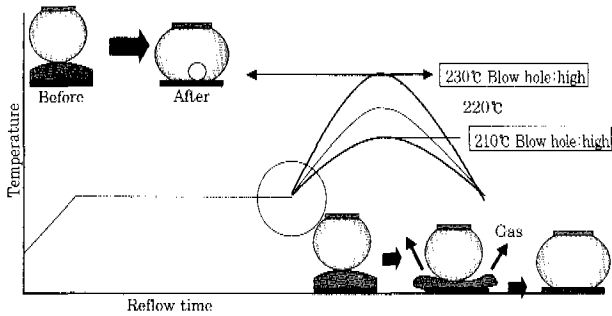


Fig. 3 Effect of temperature profile on void formed at PCB

Fig. 4의 A의 온도 프로파일과 같이 급속히 가열할 경우, PCB측의 솔더페이스트와 패키지측의 솔더볼이 동시에 용융되므로 PCB측의 솔더페이스트내에 존재하는 플럭스중의 가스가 밖으로 탈출할 시간적 여유를 갖지 못하고 솔더볼 내부에 기공으로 남게 된다. 반면에, B의 온도프로파일과 같이 피크온도는 낮지만 예열이 끝나고부터 피크까지의 온도상승에 주의를 요한 경우에는, Fig. 3의 우측하단에 나타낸 바와 같이 PCB측의 솔더페이스트가 먼저 용융하게 되어 PCB측의 솔더페이스트내에 존재하는 플럭스중의 가스가 밖으로 탈출할 시간적 여유를 가지면서 패키지측의 솔더볼이 용융하게 되므로 솔더볼내부에 기공의 생성이 적어지게 된다. 이와 같이, 예열이 끝나고부터 피크까지의 온도 프로파일을 조정하거나, 솔더의 용점을 변경하여 PCB측에서부터 패키지측으로 순차적으로 용융되도록 함으로써 기공을 감소시킬 수 있다.

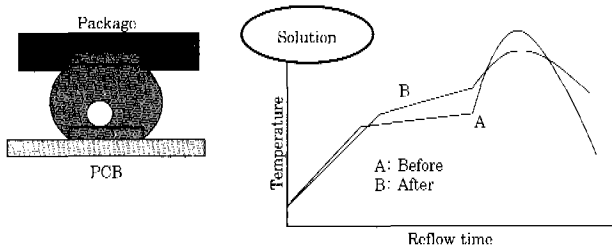


Fig. 4 Void formed at PCB and solution

3.2 패드측에 발생하는 기공

패드측에 기공이 발생하는 원인으로는 패드면의 산화나 오염에 의하여 솔더가 디웨팅(Dewetting)된 경우에 다발하게 된다.

Fig. 5에서 A와 B는 각각 기공이 PCB측에 존재하는 경우이다. B의 경우에는 기공은 있으나 크랙 발생은 없지만 A의 경우에는 솔더볼과 PCB의 접합 계면을 따라 크랙이 발생되었음을 알 수 있다.

그 이유는 다음과 같이 생각할 수 있다.

기공이 패드에 접하여 발생할 경우, Fig. 5의 우측의 도면에서 A와 B를 비교해 보면 알 수 있듯이, 패드면에 대한 기공의 접지면적이 다르게 된다. SMT는 면

접합이므로 기공이 많이 발생하게 되고, 강도문제가 있기는 하지만 실제 불량으로 진행되는 경우는 작다. 그러나 Fig. 5의 A와 같이 기공의 면적이 패드면적에 비해 어느 정도이상을 점유하게 되면 강도가 저하하게 되어 외부응력에 견디지 못하고 크랙이 가거나 파괴되게 된다. Fig. 5의 A는 시장에서 불량난 사례이나 크랙의 진행상태를 보면 서서히 크랙이 진행된 것이 아니라 순간적인 충격에 의해 크랙이 발생된 것임을 알 수 있다.

BGA/CSP실장의 경우와 같이 한 점의 접합면적이 작은 파인피치 접합에 있어서는 기공이 차지하는 면적이 크게 되면 패키지와 PCB의 기계적강도의 저하가 예상되므로 특별한 주의를 필요로 한다.

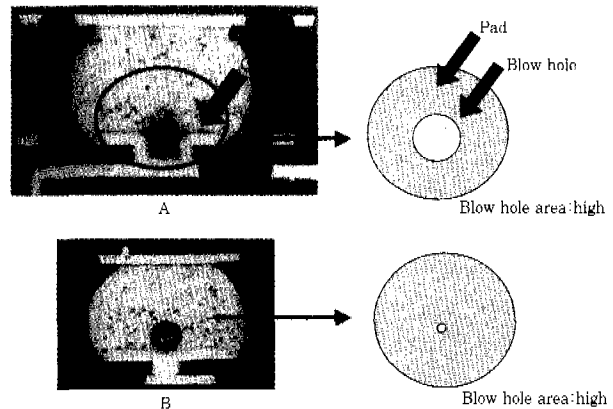


Fig. 5 Effect of blow hole area on crack

5. 맺음 말

실장공정에 있어서 기공이 전혀 없을 수는 없으며 현실적으로 어느 정도 기공이 존재할 수는 있다.

또한, 기공발생 자체가 제품에 어떠한 동작불량을 일으키거나 기공이 발생하면 100%제품불량이 발생한다고 결론을 내릴 수는 없다. 그러나, 기공이 다발하거나 특히, 패드측에 발생할 경우에는 제품의 신뢰성에 악영향을 미치므로, 선진사의 경우 기공의 면적을 측정하여 솔더볼 단면적의 수%이상이면 불량으로 판정하는 기준을 정하여 관리하고 있다.

후 기

귀중한 자료를 제공해 주신 일본알미트(주) 및 회성금속(주)에 감사드립니다.



- 김정관 (金正官)
- 1965년생
- 삼성전자주식회사
- 마이크로 솔더링, 표면실장기술
- e-mail : soldking@samsung.co.kr